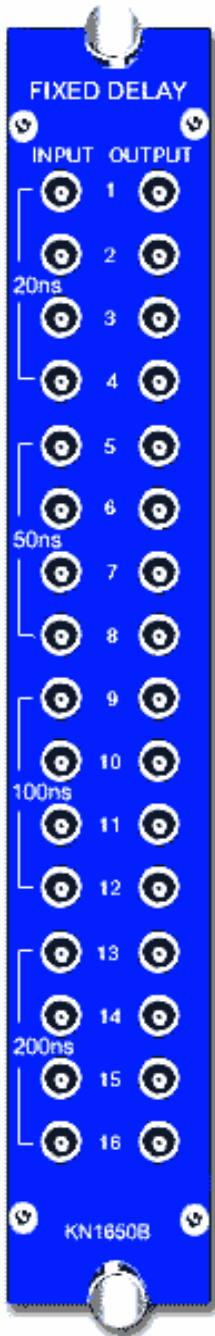


FIXED LOGIC DELAY (20・50・100・200nS)



《概要》

- ◆ロジックを使った信号遅延回路で、20・50・100・200nSの遅延時間をそれぞれ4chずつ備えています。
- ◆入出力信号はAEC(米国原子委員会)のNIM規格に統一されています。

《仕様》

- ◇入出力：各4×4ch
 - ◇インピーダンス：50Ω
 - ◇遅延時間：20nS・50nS・100nS・200nS 各±1%以下
 - ◇立ち上がり、立ち下がり時間：約1.6nS
 - ◇最高繰り返し周波数：100MHz/10nS
- ◆入出力のコネクタは標準のレモコネクタを使用しております。
 - ◆ケース幅はNIM規格の1幅です。
 - ◆消費電流 -6V：約1.2A