

DUAL PEAKHOLD ADC & MEMORY



《概要》

- ◆ピークホールド型ADCで、A/D変換は外部ゲートによって行いますので
不必要な信号のA/D変換させることができます。
- ◆各チャンネルごとに64K×12bitのメモリを備えていますので、
マルチチャンネル・アナライザーとして使用できます。

《仕様》

- ◇入力
 - チャンネル数：2
 - 極性：正
 - レベル：+5V max.
 - 立ち上がり時間：30nS min.
 - GATE：2/NIM信号
- ◇ADC/MEMORY
 - 分解能：12bit
 - メモリ：64k×12bit/ch

CAMAC ファンクション・コードは下記の通りです。

- ◇F(0)A(n) : Read Channel Data & Increment RAM address counter.
- ◇F(1)A(n) : Read Channel RAM address counter.
- ◇F(8)A(n) : Test Channel LAM.
- ◇F(9)A(0) : Clear (Address counter).
- ◇F(10)A(n) : Clear Channel LAM.
- ◇F(16)A(n) : Write Channel Data & Increment RAM address counter.
- ◇F(17)A(n) : Set Channel RAM Address Counter.
- ◇F(24)A(0) : Disable LAM.
- ◇F(25)A(n) : Channel Gate Inhibit (Disable).
- ◇F(26)A(0) : Enable LAM.
- ◇F(27)A(n) : Channel Gate Enable (ADC Start).
- ◇*1n=0.1 *2 LAM はアドレス。
カウンターがオーバーフロー時にセットされます。

- ◆入出力のコネクタは標準のレモコネクタを使用しております。
- ◆ケース幅はCAMAC規格の1幅です。



株式会社 カイズワークス

〒190-1222 東京都西多摩郡瑞穂町箱根ヶ崎東松原9-18

Tel : 042-568-0866

Fax : 042-568-0867

E-mail kaizuwks@kaizuwks.co.jp Homepage <http://www.kaizuwks.co.jp>